

FOWLPからFOPLPへ拡張する 半導体デバイスパッケージの今後の課題

～異種デバイス集積モジュールのプラットフォーム化に向けて～

◆日時：2018年10月29日(月)12:30～16:30

◆会場：江東区文化センター 3F 第3研修室

◆聴講料：1名につき49,980円(税込、資料付)

※会員登録(無料)をしていただいた方には下記の割引・特典を適用します。

・1名でお申込みされた場合、1名につき**47,250円**

・2名同時でお申し込みされた場合、**2人目は無料(2名で49,980円)**

※大学生、教員のご参加は、1名につき受講料10,800円です。

(ただし、企業に籍者は除きます。また、2人目無料も適用外です。)

セミナーお申込みFAX

03-5857-4812

※お申込み確認後は弊社よりご連絡いたします。

●講師：東芝メモリ(株) メモリ事業部 プロセス技術開発主幹 博士(工学) 江澤 弘和 氏

7月末に「韓国サムスン電子が、米グーグルのディーブラーニング用プロセッサTPUの生産を同社最先端のプロセス技術7nmで受注した模様」という情報が流れました。最先端の微細加工プロセス技術に加えて「InFO」の量産を実現したTSMCから商談を奪取するためには、Fan-Outパッケージに関する何らかの提案が決め手になるであろうことは容易に想像されます。AIの進展に加え、5G通信や自動運転を間近に迎える現在、高速センサーネットワーク、大容量高速データストレージ、高機能エッジコンピューティングなどの情報サービス基盤を支える半導体デバイスの開発はパッケージの変革と一体化しています。本セミナーでは、デバイス単体パッケージとそれらを集積するデバイスモジュールという従来の階層構造が崩れ始めた最近の状況を踏まえ、一旦、半導体デバイス集積化の基幹技術であるマイクロバンプ、再配線、FOWLPの基礎プロセスを再訪した上で、三次元集積化、再配線の微細化、FOPLPへの拡張に伴う課題の論点を明確化し、今後の市場動向、技術動向を予測します。既にFOWLPが浸透した市場は、従来パッケージ技術の延命路線から決別し、常に新しい価値を創出するための技術開発を要求しています。参加される皆様ご自身の活躍される其々の分野において、今後の進むべき方向を議論する際の一助となれば幸いです。

1. 中間領域プロセスによる付加価値創出

1-1 中間領域プロセスの位置付け

1-2 量産化製品事例紹介

2. 三次元集積化プロセス

2-1 広帯域メモリチップ上のロジックチップ積層

2-2 RDL及びマイクロバンプの形成プロセスとその留意点

2-3 チップ積層プロセスとその留意点

2-4 微少量半田接合部の信頼性について

2-5 RDLの絶縁被覆膜と信頼性について

3. Fan-Out WLP

3-1 WLPの類型分類

a) Fan-In WLP

b) Fan-Out WLP (Chip First, RDL First)

3-2 FOWLPの現状と課題

a) 再構成基板形成 b) 材料物性指標

c) モールド樹脂再構成基板上的RDL形成プロセスの留意点

d) 不良事例・信頼性評価事例

4. FOPLPの課題

4-1 生産性向上の理想と現実

4-2 克服すべき課題

a) 量産ライン構築の文化ギャップ b) 角型パネル化に伴う技術課題

4-3 パネルレベルプロセス開発事例

5. 今後の市場動向、開発動向

5-1 FOWLP, FOPLPの事業主体と市場動向

5-2 異種デバイスの三次元集積化の開発動向

6. まとめ

『FOWLP』セミナー申込書

会社・大学			
住所	〒		
電話番号		FAX	

お名前	所属・役職	E-Mail
①		
②		

会員登録(無料) ※案内方法を選択してください。複数選択可。

Eメール 郵送

● セミナーの受講申込みについて ●

左の申込みフォームに必要事項をご明記ください。お申込み後は、弊社より確認のご連絡をいたしまして受講券、請求書、会場の地図をお送りいたします。

セミナーお申込み後のキャンセルは基本的にお受けしておりませんので、ご都合により出席できなくなった場合は代理の方がご出席ください。

お申込み・振込に関する詳細はHPをご覧ください。
⇒ <https://www.rdsc.co.jp/pages/entry>

個人情報保護方針の詳細はHPをご覧ください。
⇒ <https://www.rdsc.co.jp/pages/privacy>