

パワーデバイスの最新開発動向と 高温対策および利用技術

監修：岩室 憲幸

はじめに

2024年5月現在、ウクライナや中東ガザ地区での紛争も未解決という状況にあり、さらには米国での金利上昇、ならびに日銀のマイナス金利終了とその後の金融緩和政策維持のため、円安の進行が止まらない。これらの状況から、資源価格は大きく上昇している。このことが日本全体の電力供給に大きな影響を及ぼし、社会的に大きなインパクトを与える結果となった。そのため、従来にも増して再生可能エネルギーを活用し、かつ環境にやさしい安全・安心なエネルギーの確保が喫緊の課題となっている。エネルギー創造の分野では、再生可能エネルギーの利用が進んできており、またエネルギー消費の分野においても、例えばガソリン車から電動自動車への転換（xEV化）など、従来は電気エネルギーが使われていなかった領域で、電気エネルギーの利用がますます増えている。パワーエレクトロニクスはエレクトロニクスで電力を制御する技術のことであり、具体的にはパワー半導体デバイスを用いて電力を制御し電力をより使いやすい形に変換する技術のことである。このパワーエレクトロニクス技術を駆使することで、電気エネルギーの有効活用を押し進めなくてはならない。

パワーエレクトロニクスによる電力制御は、パワー半導体デバイスによる低導通抵抗・高速スイッチング技術によって成り立っており、パワー半導体デバイスの性能が電力制御の性能を左右するといっても過言ではない。今後パワーエレクトロニクス装置のより一層の高性能化を実現するためには、次世代パワー半導体材料である炭化ケイ素（SiC）、窒化ガリウム（GaN）、さらには酸化ガリウム（Ga₂O₃）に代表されるワイドバンドギャップ半導体、ならびにそれら材料の特長を十分引き出すことのできる回路・実装技術の実用化が必要不可欠であることはいうまでもない。

ワイドバンドギャップ半導体はその破壊電界強度がシリコンに比べて桁違いに大きく、その結果素子耐圧を保持するn-ドリフト層の厚さを薄くすることができ、なおかつn-ドリフト層の不純物濃度を高くすることができる。その結果、高耐圧特性を保ったまま素子の大幅な低損失化が可能となるため、これら半導体材料を用いたパワー半導体デバイスへの期待は極めて大きい。2024年2月に公表されたある調査会社の資料によれば、パワー半導体デバイス世界市場は、2023年から2035年の今後12年間で約2.5倍にまで拡大し、金額ベースで約7兆7,800億円にまで達すると示された¹⁾。今後12年間でここまで大きく拡大すると予想されているパワー半導体デバイスであるが、2035年時点で、半分強の約55%は依然としてシリコンデバイスが占め、新材料パワー半導体ではSiCデバイスが40%を占めるものの、他のワイドバンドギャップ半導体の伸長は依然として小さい。GaNやGa₂O₃といった次世代パワー半導体デバイスがここに入り込みさらに市場の拡大をけん引したいところである。

本書『パワーデバイスの最新開発動向と高温対策および利用技術』では、現在の主

役であるシリコンパワー半導体ならびにワイドバンドギャップパワー半導体デバイス技術に焦点を当てて編集した。SiC、GaNならびにGa₂O₃半導体結晶から最新デバイス技術に至るまで詳細に紹介している。さらに、これらパワー半導体デバイスの高性能特性を十分に引き出すための最新回路技術ならびに実装技術についても詳細に解説しており幅広い内容を網羅することができた。脱炭素社会の実現に向けて次世代パワー半導体デバイスの普及をいかに拡大させるか、本書が役立つことを大いに期待したい。

筑波大学
岩室 憲幸

参考文献

- 1) 『2024年度版 次世代パワーデバイス&パワエレ関連機器市場の現状と将来展望』、富士経済（2024）。

目 次

はじめに	3
第1章 シリコン系パワーデバイスの現状と今後の展望	15
第1節 MOSFETの現状と今後の展望	15
(岩室 憲幸)	
1 パワー半導体デバイスの役割と要求される特性	15
2 MOSFETの構造とその電流・電圧特性	15
3 MOSFETのオン抵抗	17
4 シリコンMOSFETの最新技術	18
4.1 低耐圧MOSFET	18
4.2 高耐圧MOSFET	20
第2節 IGBTの現状と今後の展望	23
(岩室 憲幸)	
1 IGBTの構造とその電流・電圧特性	23
2 IGBTチップの進展	24
3 薄ウェハ化技術の限界と次世代IGBT実現に向けての技術開発	25
4 今後の展開	28
第2章 SiC系パワーデバイスの現状・課題と最新動向	32
第1節 SiCパワーデバイスの優位性と課題	32
(山本 秀和)	
1 はじめに	32
2 SiCパワーデバイスの優位性	32
2.1 パワーデバイスとしてのポテンシャル	32
2.2 パワーデバイスの高温動作化	33
2.3 パワーデバイスの低オン抵抗化	34
2.4 パワーデバイスの構造とスイッチング損失の低減	35

2.5	SiC-MOSFETの電流-電圧特性	36
3	SiCパワーデバイスの課題	36
3.1	SiC単結晶/ウェハの製造技術	36
3.2	SiCパワーチップ製造プロセス	37
3.3	SiCパワーデバイスにおけるバイポーラ劣化	39
3.4	SiCパワーMOSFETのチャネル移動度	39
3.5	パワーモジュールの高温動作化	41
4	パワーエレクトロニクス機器の信頼性	42
4.1	パワーエレクトロニクス機器の故障モード	42
4.2	SiCパワーMOSFETの信頼性への不安	42
5	SiCパワーデバイスの市場動向	43
6	おわりに	43

第2節 SiC単結晶ウェハ製造の結晶成長技術と加工技術

(大谷 昇)

1	はじめに	45
2	昇華再結晶法によるSiC単結晶成長	46
3	SiC単結晶のその他の結晶成長方法	48
4	SiC単結晶のウェハ化加工	51
5	おわりに	52

第3節 SiCパワーデバイスの高性能化・高信頼化

(加藤 正史)

1	SiCパワーデバイスの高性能化	55
1.1	ユニポーラSiCパワーデバイス	55
1.2	バイポーラSiCパワーデバイス	57
1.3	他のSiCパワーデバイス性能因子	58
2	SiCパワーデバイスの高信頼化	58
2.1	酸化膜信頼性	58
2.2	バイポーラ劣化	59
2.3	破壊耐量	61
3	まとめと今後の展望	61

第3章 GaN系パワーデバイスの現状・課題と最新動向 64

第1節 GaNパワーデバイス用エピタキシャルウエハの 現状と課題 64 (乙木 洋平)

1 はじめに	64
2 GaNエピタキシャルウエハ	64
3 エピタキシャル成長法	68
4 HEMT構造エピウエハ	69
5 縦型パワーデバイスGaN基板と高純度厚膜成長技術	73

第2節 縦型GaNパワーデバイスの特徴と最新動向 78 (田中 亮)

1 背景	78
2 縦型GaNダイオードの構造と報告事例	78
3 縦型GaNトランジスタの構造と報告事例	80
4 縦型GaNパワーデバイス実用化への課題	83
4.1 GaNへのp型イオン注入技術の現状と課題	83
4.2 GaN-MOS界面制御技術の現状と課題	85
5 まとめ	86

第3節 MOS型GaNパワーデバイスの特徴と最新動向 92 (蔵口 雅彦)

1 MOS型GaNパワーデバイスの特徴	92
2 MOS型GaNデバイスにおけるチャネル移動度の向上	95
3 MOS型GaNデバイスにおける信頼性の向上	97
4 まとめ	99

第4章 酸化ガリウムパワーデバイスの現状・課題と最新動向 101

第1節 Ga_2O_3 パワーデバイスの基礎とプロセス技術 101

(上村 崇史)

1 背景	101
1.1 ワイドバンドギャップ半導体パワーデバイス	101
2 酸化ガリウム (Ga_2O_3) の材料特性	106
2.1 結晶多形	106
2.2 $\beta\text{-Ga}_2\text{O}_3$ の材料特性	107
2.3 不純物ドーピング	108
3 バルク単結晶育成技術	109
4 デバイスプロセス技術	111
4.1 ドーピング	111
4.2 エッチング技術	112
5 $\beta\text{-Ga}_2\text{O}_3$ の材料的課題と解決指針	114
5.1 p型伝導を代替する取り組み	114
5.2 低熱伝導率材料のためのヒートシンクによる熱管理	117

第2節 Ga_2O_3 パワーデバイスの開発動向 131

(上村 崇史)

1 はじめに	131
2 $\beta\text{-Ga}_2\text{O}_3$ ショットキーバリアダイオード (Schottky Barrier Diode : SBD)	132
2.1 ガードリング構造 $\beta\text{-Ga}_2\text{O}_3$ SBD	132
2.2 トレンチ構造 $\beta\text{-Ga}_2\text{O}_3$ SBD	134
2.3 ベベル構造 $\beta\text{-Ga}_2\text{O}_3$ SBD	135
2.4 pnヘテロ接合NiO/ $\beta\text{-Ga}_2\text{O}_3$ ダイオード	135
2.5 $\beta\text{-Ga}_2\text{O}_3$ SBDとSi SBDの比較	136
2.6 $\beta\text{-Ga}_2\text{O}_3$ SBD結言	137
3 金属酸化膜半導体電界効果トランジスタ (Metal-Oxide-Semiconductor Field Effect Transistor : MOSFET) ...	138
3.1 横型高周波 (RF) $\beta\text{-Ga}_2\text{O}_3$ MOSFET	138
3.2 縦型 $\beta\text{-Ga}_2\text{O}_3$ MOSFET	140
4 $\beta\text{-Ga}_2\text{O}_3$ デバイス熱管理のための放熱技術	144
4.1 異種基板上貼り付け技術	145
4.2 デバイス表面からの放熱	146
5 おわりに	148

第5章 パワーデバイスの高温対策に向けた	
実装・パッケージング	152
第1節 パワーモジュールの放熱冷却構造	152
	(郷司 浩市)
1 伝統的な片面間接冷却パワーモジュール構造	152
1.1 材料の熱性能を高めるアプローチ	153
1.2 放熱パスから一部の構成材料を省くアプローチ	154
2 高温動作に対応した片面直接冷却パワーモジュール構造	156
2.1 Cuワイヤボンディングと代替策	158
2.2 焼結Agダイアタッチ材	161
3 Cuクリップと絶縁セラミック基板を用いた	
モールドタイプ片面間接冷却モジュール構造	162
4 各種モールドタイプ両面液冷モジュール構造	164
5 片面（上面）間接冷却ディスクリートモールドパッケージなど	166
6 おわりに	167
第2節 パワーデバイス封止材の設計と耐熱性、	
熱伝導性の向上	171
	(野村 和宏)
1 はじめに	171
2 パワーデバイスとは	171
3 パワーデバイス用封止材	172
3.1 パワーデバイス用封止材の要求特性	172
4 パワーデバイスの技術トレンド	175
5 次世代パワーモジュール用封止材	176
5.1 次世代パワーモジュール封止材の要求特性	176
6 おわりに	181
第3節 セラミックス・有機材料を複合化した	
高熱伝導絶縁材料の開発動向と高放熱化	183
	(山本 圭)
1 パワーモジュールの構造と絶縁材料	183
1.1 パワーモジュール向け絶縁層の現状	184
2 有機絶縁型パワーモジュールの深化	190

2.1 有機絶縁型パワーモジュールの変遷	190
2.2 有機絶縁層を有する新型パワーモジュール	193

第4節 次世代パワー半導体高温動作接合技術

(山田 靖)

1 パワー半導体の高温動作の狙い	198
2 高温動作接合技術の概要	198
3 熱特性	200
3.1 方法	200
3.2 結果	200
4 信頼性	202
4.1 信頼性試験の概要	202
4.2 パワーサイクル信頼性	202
4.3 冷熱サイクル信頼性	204
4.4 エレクトロマイグレーション信頼性	204
5 特性評価法	207
5.1 特性評価法の必要性	207
5.2 ヤング率の測定	207
5.3 熱膨張係数の測定	207
6 高温動作パワーモジュール	209
7 まとめ	209

第5節 パワーモジュールの高密度実装に向けた 絶縁設計と評価法

(永田 正義)

1 はじめに	213
2 パワーモジュールの部分放電と絶縁構造	214
2.1 部分放電の発生メカニズムと予測	214
2.2 パワーモジュールの耐電圧構造	216
2.3 パワーモジュールの絶縁弱点部位と対策	218
3 パワーモジュールの絶縁信頼性評価法	221
3.1 パワーモジュール評価試験の規格	221
3.2 パワーモジュールの部分放電計測	221
3.3 回路基板の部分放電計測	223
4 まとめ	226

第6章 パワーデバイスの利用に向けた低損失回路設計 228

第1節 電力変換回路の変調、制御の基礎 228

(大元 靖理)

1 はじめに	228
1.1 本節で扱う「制御」について	228
1.2 フィードバック制御と本節の内容	228
2 変調器 (F_m)	229
2.1 変調方式	229
2.2 PWMキャリア波	229
3 プラント ($G_{dv}(s)$)	230
3.1 プラントの表現方法	230
3.2 PWM制御型DCDCコンバータの伝達関数	231
3.3 PWM制御型DCDCコンバータのプラント特性	231
4 センサ ($H_v(s)$)	234
4.1 制御設計におけるセンサの重要性	234
4.2 検出特性	234
4.3 ノイズフィルタ	235
5 位相補償器 ($C_v(s)$)	236
5.1 位相補償器の役割	236
5.2 位相補償器の種類	237
6 制御設計の例	237
7 おわりに	241

第2節 パワーエレクトロニクス機器の

伝導ノイズ発生要因とノイズ低減技術の基本 243

(今岡 淳)

1 はじめに	243
2 パワエレ機器から生じるノイズの発生要因とその低減技術の基本	245
2.1 パワエレ機器のノイズの発生要因	245
2.2 ノイズ低減技術の基本	249
3 伝導ノイズの基礎実験評価結果	252
4 おわりに	253

第3節 高密度・高性能化が要求される

情報システムにおけるパワーデバイス活用技術	256
(米澤 遊)	
1 情報処理システムにおける電力システムとパワーデバイス活用箇所	256
2 サーバの電力変換回路の高密度化とその技術	259
2.1 AC-DC 電力変換回路の高密度化技術	259
2.2 メインボードの電源高密度化技術	261
3 パワーデバイスに必要とされる技術と GaN デバイスへの期待	264
著者一覧	268

パワーデバイスの最新開発動向と高温対策および利用技術

SAMPLE

第1章 シリコン系パワーデバイスの現状と今後の展望

第1節 MOSFETの現状と今後の展望

筑波大学
岩室 憲幸

1 パワー半導体デバイスの役割と要求される特性

家庭電化製品から電気自動車・電鉄にいたるまで、幅広い電気機器に搭載されているパワーエレクトロニクス（以下パワエレと略す）装置において、その省エネ性能を決めるキーコンポーネントとしてのパワー半導体デバイスは、近年大変注目されている。このパワー半導体デバイスがパワエレ装置内で電流をオンまたはオフ動作することで、パワエレ装置は電力を変換（例えば直流から交流へ、または交流から直流へ）しているのである。つまりパワエレ装置の中でパワー半導体デバイスは、「スイッチ」として動作するのである。このパワエレ装置の省エネ性能の向上、つまり高効率化は、いかにパワー半導体デバイスでの損失を抑えることができるかにかかっているともいえる。理想的なパワーデバイスは損失をまったく発生させずに電力を変換することができ、電力変換効率100%で超小型・軽量な高性能パワエレ装置を実現することができる。しかしながら実際の装置を見てみると、装置内はパワー半導体デバイスの損失により熱気を帯び、また十分な小型・軽量化ができていない。このことから、パワー半導体デバイスに要求される性能は、電力変換時に損失の発生がないこと、具体的には電流導通時の電気抵抗が低いこと、そしてスイッチング速度が速いことが挙げられる。この低オン抵抗（低オン電圧ともいう）特性、高速スイッチング特性、さらには破壊することなく安定な動作が可能という意味での高破壊耐量特性がパワー半導体デバイスに必要とされる重要な特性となる。ところがこれら3つの特性はトレードオフの関係にあるのが一般的である。つまり新規パワー半導体デバイスを開発するということは、これら3つの特性を、何ひとつ犠牲にすることなく改善していくことになるのである。

2 MOSFETの構造とその電流・電圧特性

図1に縦型シリコンMOSFETの素子断面構造の概略図を示す。MOSFETには横型構造と縦型構造の2種類がある。横型構造のMOSFETは、不純物層の横方向拡散（Lateral Diffusion）を利用した構造をとるところからLDMOSと呼ばれ、この拡散層によりゲート・ドレイン電極間の電界強度を緩和する構造を有している。このLDMOSは横型構造であることから他の電気回路との集積化に有利であり、その結果

第1章 シリコン系パワーデバイスの現状と今後の展望

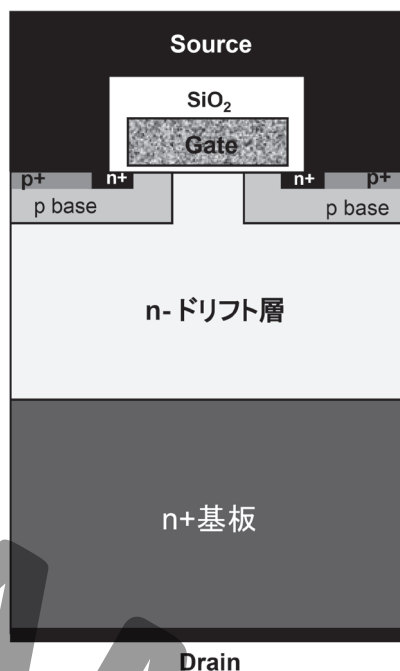


図1 MOSFET断面構造図(縦型構造)

パワーマネジメントICやモータ制御用ICなどの集積回路の出力段として使われている。一方、電極が半導体をはさんで素子の上下に配置されている縦型構造は、半導体素子全体に縦方向に電流を流すことが可能で、かつ半導体の厚みで高電圧を維持できる、つまりより大電流を流し高電圧印加に耐えることができるという特徴を有している。次節でも述べるIGBTをはじめ、一般的なパワー半導体デバイスは通常縦型構造を採ることが多く、本項では、より大電流、高電圧を扱うことのできる縦型構造を中心に述べることにする。

MOSFETのオン・オフ動作はゲート電極（Gate）と絶縁膜であるシリコン酸化膜（SiO₂）、さらには半導体で構成される「コンデンサ」に少量の電荷を充電・放電させることで行う。つまりゲート電極（Gate）から絶縁膜であるSiO₂を介してパワー半導体デバイスを制御する構造となっている。このことでMOSFETのスイッチング動作に必要な駆動電力を極めて小さくすることが可能となり、その駆動回路を小型にすることが可能になる。これはパワエレ装置の小型化、高機能化に非常にメリットをもたらすこととなった。MOSFET動作の詳細については、例えば拙著¹⁾に解説されているので参考にしたい。

さらにこのMOSFETの電流-電圧特性（図2a参照）を見ると、高ドレイン-ソース電圧（ V_{DS} ）印加時にドレイン電流（ I_D ）は電流飽和特性を示すという特筆すべき特徴を有している。これは、 V_{DS} が高くなるとMOSFETチャネル部の反転層に直接 V_{DS} の

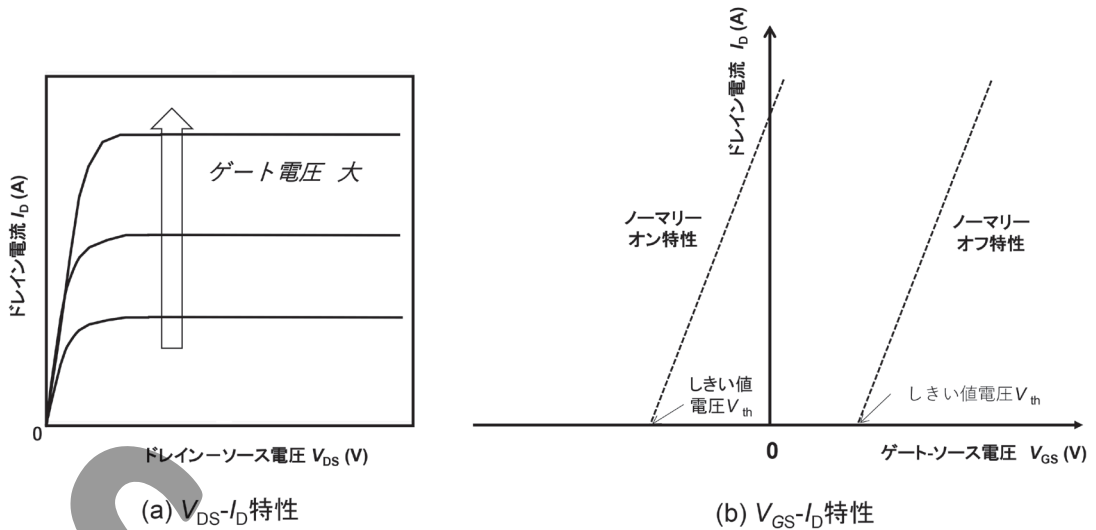


図2 MOSFETの電流-電圧特性(nチャネルMOSFETの場合)

影響が及ばなくなり、ドレイン電圧上昇分が空乏層を広げるだけに費やされるという“ピンチオフ”という現象が生じるためである。これにより、仮に負荷短絡（ショート）のようなパワエレ装置にとって重大事故が発生し、高電圧がパワー半導体デバイスに直接印加されても、半導体素子には瞬時大電流が流れることはない。これとゲートしきい値電圧 V_{th} が正の値 ($V_{th} > 0 \text{ V}$) を示す（nチャネルMOSFETの場合）ノーマリーオフ特性の実現（図2b参照）により、パワエレ装置内の保護回路機能を使ってパワエレ装置を安全に停止することが可能となる。このことが、MOSFETが現在のシリコンパワー半導体デバイス市場において主役で居続けられる大きな理由である。

3 MOSFETのオン抵抗

パワー半導体デバイスであるMOSFETにとって、低オン抵抗特性の実現は最も重要である。オン抵抗 R_{ON} は、次の式で表すことができる。

$$R_{ON} \approx R_{\text{パッケージ}} + R_{n+ \text{ソース}} + R_{\text{反転層}} + R_{\text{蓄積層}} + R_{n- \text{ドリフト}} + R_{n+ \text{基板}} \quad (1)$$

高性能MOSFETを開発するということは、必要な素子耐圧を保ったまま、このオン抵抗 R_{ON} を最小にすることである。これを実現させるために、MOSFETを構成する各層の濃度や厚さ、寸法を最適に設計することが重要となる。

図3に素子耐圧が低いシリコンMOSFET（耐圧30 V）と素子耐圧の高いシリコンMOSFET（耐圧600 V）の全オン抵抗に占める各部抵抗比率を解析した結果を示す²⁾。耐圧30 V素子の場合、素子表面のチャネル部での抵抗が全体の約半分を占めるのに対