

&lt;FOWLP・SiP・チップレット・CoWoS&gt;

## 半導体パッケージ技術の最新動向

<https://www.rdsc.co.jp/seminar/2603103>

◆日時：2026年05月18日（月） 10:30～16:30

【アーカイブ配信：5/19～5/26】

◆会場：WEBセミナー（オンライン開催）

◆聴講料：1名につき55,000円（税込、資料付）

※会員登録（無料）をしていただいた方には下記の割引・特典を適用します。

・1名でお申込みされた場合、1名につき49,500円（税込）

・2名同時でお申し込みされた場合、2人目は無料（2名で55,000円（税込））

セミナーお申込みFAX

03-5857-4812

※お申込み確認後は弊社よりご連絡いたします。

●講師：(株)ISTL 代表取締役社長 博士(工学) 磯部 晶氏

## 【講座の趣旨】

いわゆる半導体前工程の世界では、微細化の限界により、ムーアの法則の終焉が近づきつつあり、それを補うためにパッケージング工程もますます複雑化している。パッケージ技術は用途に応じて、「高性能化」、「小型化」、「多機能化」の3つのベクトルに従って発展してきた。そのため、実に様々な形態のパッケージが存在する。

本セミナーではパッケージ技術の進化を、この3つのキーワードに沿って整理して解説し、製造方法、使用部材などについて詳細に説明する。さらに、チップレット等の最新のパッケージ技術についても解説し、その目的や課題についても述べる。

## 【プログラム】

## 1. ムーアの法則の限界

- 1-1 ムーアの法則とは？
- 1-2 テクノロジーノードと最小寸法

## 2. 実装工程とは？

- 2-1 ICと電子部品の実装工程の変遷
- 2-2 1960-70年代の実装
- 2-3 iPhoneの中身は？
- 2-4 電子部品形状の変遷

## 3. 半導体の製造工程

- 3-1 前工程と後工程
- 3-2 ウエハテスト工程
- 3-3 裏面研削工程
- 3-4 ダイシング工程
- 3-5 テープ貼り合わせ剥離工程

## 4. 半導体パッケージとは？

- 4-1 半導体パッケージに求められる機能
- 4-2 PCの高性能化とパッケージの変遷
- 4-3 携帯電話の小型化多機能化とパッケージの変遷
- 4-4 半導体パッケージ技術のロードマップ
- 4-5 パッケージ進化の3つの方向性（高性能化、多機能化、小型化）

## 5. 半導体パッケージの進化

- 5-1 パッケージ構造のカテゴリズ
- 5-2 ピン挿入型(DIP、SIP、SOP)
- 5-3 表面実装型(SOP、QFJ、SOJ)
  - ・リードフレーム ・ダイボンディング ・ワイヤボンディング
  - ・モールド封止
- 5-4 テープ実装型(TAB、TCP、COF)
- 5-5 エリアアレイ型(P-BGA、FCBGA)
  - ・パッケージ基板の製造方法 ・フリップチップ(C4バンプ)
- 5-6 小型化パッケージ
  - ・QFNの製造方法 ・WLPの製造方法

## 6. 新しいパッケージ技術

- 6-1 FOWLP
  - ・歴史 ・製造工程
- 6-2 SiP
  - ・様々な方式 ・TSV ・ハイブリッドボンディング
- 6-3 CoWoSとインターポーザー技術
- 6-4 チップレット
- 6-5 部品内蔵基板

「半導体パッケージ」セミナー申込書

■LIVE

■アーカイブ

※ご希望の参加形式にチェックを入れて下さい

会社名			
住所	〒		
電話番号		FAX	
お名前	所属・役職	E-mail	
①			
②			

## ● セミナーの受講申込みについて ●

必要事項を記入のうえ、FAXにてお申し込みください。弊社で内容を確認後、受領のご連絡を差し上げます。受講用URLは後日お送りいたします。

なお、お申し込み後のキャンセルは原則として承っておりません。ご都合により出席できない場合は、代理の方にご出席いただくようお願いいたします。代理の方も見つからない場合は、(土日祝日を除く)8日前までにご連絡いただければキャンセルを承ります。

お申込み・振込に関する詳細はHPをご覧ください。

⇒ <https://www.rdsc.co.jp/pages/entry>

個人情報保護方針の詳細はHPをご覧ください。

⇒ <https://www.rdsc.co.jp/pages/privacy>