

<FOWLP・SiP・チップレット・CoWoS>

半導体パッケージ技術の最新動向

<https://www.rdsc.co.jp/seminar/2603103>

[LIVE/アーカイブ]

◆日時：2026年03月13日（金） 10:30～16:30

【アーカイブ配信：3/19～3/26】

◆会場：WEBセミナー（オンライン開催）

◆聴講料：1名につき55,000円（税込、資料付）

※会員登録（無料）をしていただいた方には下記の割引・特典を適用します。

・1名でお申込みされた場合、1名につき49,500円（税込）

・2名同時でお申し込みされた場合、2名目は無料（2名で55,000円（税込））

セミナーお申込みFAX

03-5857-4812

※お申込み確認後は弊社よりご連絡いたします。

●講師：(株)ISTL 代表取締役社長 博士(工学) 磯部 晶氏

【講座の趣旨】

いわゆる半導体前工程の世界では、微細化の限界により、ムーアの法則の終焉が近づきつつあり、それを補うためにパッケージング工程もますます複雑化している。パッケージ技術は用途に応じて、「高性能化」、「小型化」、「多機能化」の3つのベクトルに従って発展してきた。そのため、実に様々な形態のパッケージが存在する。

本セミナーではパッケージ技術の進化を、この3つのキーワードに沿って整理して解説し、製造方法、使用部材などについて詳細に説明する。さらにチップレット等の最新のパッケージ技術についても解説し、その目的や課題についても述べる。

【プログラム】

1. ムーアの法則の限界

1-1 ムーアの法則とは？

1-2 テクノロジーノードと最小寸法

2. 実装工程とは？

2-1 ICと電子部品の実装工程の変遷

2-2 1960-70年代の実装

2-3 iPhoneの中身は？

2-4 電子部品形状の変遷

3. 半導体の製造工程

3-1 前工程と後工程

3-2 ウエハテスト工程

3-3 裏面研削工程

3-4 ダイシング工程

3-5 テープ貼り合わせ剥離工程

4. 半導体パッケージとは？

4-1 半導体パッケージに求められる機能

4-2 PCの高性能化とパッケージの変遷

4-3 携帯電話の小型化多機能化とパッケージの変遷

4-4 半導体パッケージ技術のロードマップ

4-5 パッケージ進化の3つの方向性－高性能化、多機能化、小型化－

5. 半導体パッケージの進化

5-1 パッケージ構造のカテゴリライズ

5-2 ピン挿入型 DIP, SIP, SOP

5-3 表面実装型 SOP, QFJ, SOJ

(1) リードフレーム

(2) ダイボンディング

(3) ワイヤボンディング

(4) モールド封止

5-4 テープ実装型 TAB, TCP, COF

5-5 エリアアレイ型 P-BGA, FCBGA

(1) パッケージ基板の製造方法

(2) フリップチップ C4バンプ

5-6 小型化パッケージ

(1) QFNの製造方法

(2) WLPの製造方法

6. 新しいパッケージ技術

6-1 FOWLP

(1) FOWLPの歴史

(2) FOWLPの製造工程

6-2 SiP

(1) SiPとSoC

(2) 様々なSiP方式

(3) TSV

(4) ハイブリッドボンディング

6-3 CoWoSとインターポーザー技術

6-4 チップレット

6-5 部品内蔵基板

7. まとめ

「半導体パッケージ」セミナー申込書

■LIVE

■アーカイブ

※ご希望の参加形式にチェックを入れて下さい

会社・大学			
住所	〒		
電話番号		FAX	

お名前	所属・役職	E-Mail
①		
②		

会員登録（無料） ※案内方法を選択してください。複数選択可。

Eメール郵送

● セミナーの受講申込みについて ●

必要事項をご明記の上、FAXでお申込み下さい。弊社で確認後、必ず受領のご連絡をいたします。受講用URLは後日お送りいたします。

セミナーお申込み後のキャンセルは基本的にお受けしておりませんので、ご都合により出席できなくなった場合は代理の方がご出席ください。

お申込み・振込に関する詳細はHPをご覧ください。
⇒ <https://www.rdsc.co.jp/pages/entry>

個人情報保護方針の詳細はHPをご覧ください。
⇒ <https://www.rdsc.co.jp/pages/privacy>